



**PROCESO SELECTIVO POR EL SISTEMA DE ACCESO LIBRE PARA INGRESO EN LA ESCALA DE TECNICOS SUPERIORES ESPECIALIZADOS DE LOS ORGANISMOS PÚBLICOS DE INVESTIGACIÓN, CONVOCADO POR RESOLUCION DE 16 DE DICIEMBRE DE 2020 (BOE N° 341 DE 31 DE DICIEMBRE)**

## **Cuestionario del primer ejercicio**

Programa: Diseño de Circuitos Integrados Micro y Nanoelectrónicos

- No abra el **CUESTIONARIO** ni empiece el examen hasta que se le indique.
- Solo se calificarán las respuestas marcadas en la **HOJA DE RESPUESTAS**
- El cuestionario consta de **100 preguntas** (25 de ellas corresponderán a los temas recogidos en el grupo de materias comunes y las otras 75 pertenecerán a los temas previstos en el grupo de materias específicas del programa por el que se presenta), cada una de ellas con **cuatro respuesta alternativas**, de las cuales **sólo una de ellas es correcta**.
- Una vez abierto el cuestionario, compruebe que consta de todas las páginas y preguntas y que sea legible. En caso contrario solicite uno nuevo al personal del aula.
- Las **contestaciones erróneas se PENALIZARÁN** con un 25 % de su valoración.
- Lea atentamente las **instrucciones** para contestar la **HOJA DE RESPUESTAS**, que figuran al dorso de la misma.
- Cumplimente los datos personales y firme la **HOJA DE RESPUESTAS**.
- El tiempo para la realización de este ejercicio será de **noventa (90) minutos**.
- **NO SEPARE** ninguna de las copias de la **HOJA DE RESPUESTAS**. Una vez finalizado el ejercicio, el personal del aula le indicará los pasos a seguir.
- El **CUESTIONARIO** se podrá utilizar como borrador y se podrá llevar por el opositor al finalizar el tiempo marcado para el ejercicio.



MINISTERIO  
DE CIENCIA  
E INNOVACIÓN





- 1. ¿Cuál de estas modalidades contractuales NO contempla la Ley 14/2011, de la Ciencia, Tecnología y la Innovación, para contratar personal investigador de carácter laboral en las Universidades públicas, los Organismos Públicos de Investigación y los Organismos de investigación de otras Administraciones Públicas?**
  - A) Contrato predoctoral.
  - B) Contrato de acceso al Sistema Español de Ciencia, Tecnología e Innovación.
  - C) Contrato posdoctoral.
  - D) Contrato de investigador distinguido.
  
- 2. ¿Qué invenciones pueden ser protegidas como modelos de utilidad según la Ley 24/2015, de Patentes?**
  - A) Las invenciones industrialmente aplicables que consisten en dar a un objeto o producto una configuración, estructura o composición de la que resulte alguna ventaja prácticamente apreciable para su uso o fabricación.
  - B) Las invenciones industrialmente aplicables que, siendo nuevas e implicando actividad inventiva, consisten en dar a un objeto o producto una configuración, estructura o composición de la que resulte alguna ventaja prácticamente apreciable para su uso o fabricación.
  - C) Las invenciones de procedimiento, las que recaigan sobre materia biológica y las sustancias y composiciones farmacéuticas.
  - D) Las invenciones que sean nuevas, impliquen actividad inventiva y sean susceptibles de aplicación industrial en todos los campos de la tecnología.
  
- 3. ¿Cuáles son los valores superiores del ordenamiento jurídico que establece la Constitución Española de 1978 en el Artículo 1.1?**
  - A) La libertad, la justicia, la igualdad y el pluralismo político.
  - B) La libertad, la justicia, la igualdad y el pluralismo ideológico.
  - C) La unidad, la justicia, la autonomía y la igualdad.
  - D) La libertad, la igualdad, la soberanía nacional y el pluralismo social.
  
- 4. ¿Cómo se organiza territorialmente el Estado, según el Artículo 137 de la Constitución Española?**
  - A) En entidades locales y autonómicas.
  - B) En municipios, mancomunidades, provincias, territorios insulares y Comunidades Autónomas.
  - C) En municipios, provincias y en las comunidades autónomas que se constituyan.



- D) En municipios, provincias, territorios insulares y en las Comunidades Autónomas que se constituyan.
- 5. Según el Artículo 51 de la Ley Orgánica 3/2007, para la igualdad efectiva de hombres y mujeres, ¿qué criterio de actuación NO está contemplado para las Administraciones Públicas?**
- A) Fomentar la formación en igualdad.
- B) Promover la presencia equilibrada de mujeres y hombres en los órganos de selección y valoración.
- C) Facilitar la conciliación de la vida personal, familiar y laboral, sin menoscabo de la promoción profesional.
- D) Promover la presencia equilibrada de mujeres y hombres en los órganos directivos y de decisión.
- 6. ¿Con qué sujetos y/o entidades podrán suscribir convenios las Administraciones Públicas, sus organismos públicos y entidades de derecho público vinculados o dependientes y las Universidades públicas, en el ámbito de sus respectivas competencias, según la Ley 40/2015, de Régimen Jurídico del Sector Público?**
- A) Con sujetos de derecho público y privado y en el caso de derechos de sujeto público supondrá la cesión de la titularidad de la competencia.
- B) Únicamente con sujetos de derecho público, sin que ello pueda suponer cesión de la titularidad de la competencia.
- C) Con sujetos de derecho público y privado, sin que ello pueda suponer cesión de la titularidad de la competencia.
- D) Con sujetos de derecho público y privado, en cuyo caso supondrá la cesión de la titularidad de la competencia.
- 7. ¿Cuál de las siguientes son las fases del procedimiento administrativo común, según la Ley 39/2015, del Procedimiento Administrativo Común de las Administraciones Públicas?**
- A) Iniciación, ordenación, instrucción y resolución.
- B) Iniciación, ordenación, instrucción y finalización.
- C) Iniciación, tramitación y terminación.
- D) Iniciación, tramitación y finalización.
- 8. ¿Cuál podrá ser la duración máxima de vigencia de los contratos menores definidos en la Ley 9/2017, de Contratos del Sector Público?**
- A) No podrá ser superior a un año ni ser objeto de prórroga.



- B) No podrá ser superior a cinco años ni ser objeto de prórroga.
- C) No podrá ser superior a dos años ni ser objeto de prórroga.
- D) No podrá ser superior a seis meses con derecho a prórroga.
- 9. ¿Cuál es el plazo máximo para hacer pública por parte del personal de investigación cuya actividad investigadora esté financiada mayoritariamente con fondos de los Presupuestos Generales del Estado una versión digital de la versión final de los contenidos que le hayan sido aceptados para publicación en publicaciones de investigación seriadas o periódicas, según establece la Ley 14/2011, de la Ciencia, Tecnología y la Innovación?**
- A) Tres meses después de la fecha oficial de publicación.
- B) Tan pronto como resulte posible, pero no más tarde de doce meses después de la fecha oficial de publicación.
- C) Un periodo no superior a cinco años contados desde la publicación.
- D) Cualquier momento, ya que no tiene obligación de hacer ninguna publicación digital ni ser objeto de prórroga.
- 10. ¿Cuáles de los siguientes principios deben regir la programación presupuestaria, de acuerdo con lo dispuesto en la Ley General Presupuestaria, 47/2003?**
- A) Estabilidad presupuestaria, sostenibilidad financiera, transparencia, eficiencia en la asignación y utilización de los recursos públicos, y responsabilidad.
- B) Estabilidad presupuestaria, plurianualidad, responsabilidad y lealtad institucional.
- C) Estabilidad presupuestaria, sostenibilidad financiera, plurianualidad, transparencia, eficiencia en la asignación y utilización de los recursos públicos, responsabilidad y lealtad institucional.
- D) Estabilidad presupuestaria, sostenibilidad financiera, plurianualidad, eficiencia en la asignación y utilización de los recursos públicos, y responsabilidad.
- 11. ¿Cuál de las siguientes opciones es INCORRECTA como supuesto fijado en el artículo 14 de la Ley 19/2013, de transparencia, acceso a la información pública y buen gobierno, para limitar el derecho de acceso a la información pública si ésta supone un perjuicio?**
- A) Si supone un perjuicio para el secreto profesional y la propiedad intelectual e industrial.
- B) Si supone un perjuicio para el secreto personal.
- C) Si supone un perjuicio para la protección del medio ambiente.
- D) Si supone un perjuicio para la política económica y monetaria.



**12. ¿Cómo se clasifican los empleados públicos en el Real Decreto Legislativo 5/2015, por el que se aprueba el texto refundido de la Ley del Estatuto Básico del Empleado Público?**

- A) En funcionarios de carrera, funcionarios interinos y personal laboral, ya sea fijo, por tiempo indefinido o temporal.
- B) En funcionarios de carrera, personal laboral, ya sea fijo, por tiempo indefinido o temporal y personal eventual.
- C) En funcionarios de carrera, funcionarios interinos, personal laboral fijo indefinido y personal eventual.
- D) En funcionarios de carrera, funcionarios interinos, personal laboral, ya sea fijo, por tiempo indefinido o temporal y personal eventual.

**13. El Real Decreto Legislativo 5/2015, por el que se aprueba el texto refundido de la Ley del Estatuto Básico del Empleado Público, establece la legislación aplicable al personal investigador funcionario. ¿Cuál de las siguientes opciones es CORRECTA?**

- A) Le será de aplicación el Estatuto Básico del Empleado Público sin reservas.
- B) No le será de aplicación el Estatuto Básico del Empleado Público.
- C) Le será de aplicación el Estatuto Básico del Empleado Público y se podrán dictar normas singulares para adecuarlo a sus peculiaridades.
- D) Le será de aplicación sólo la Ley 14/2011, de 1 de junio, de la Ciencia, la Tecnología y la Innovación.

**14. ¿Cuál es el órgano de coordinación general de la investigación científica y técnica en el Sistema Español de Ciencia, Tecnología e Innovación, establecido por la ley 14/2011, de la Ciencia, Tecnología e Innovación?**

- A) El Ministerio de Ciencia y Tecnología, actualmente Ministerio de Ciencia e Innovación.
- B) El Consejo de Política Científica, Tecnológica y de Innovación.
- C) El Ministerio de Ciencia y las Consejerías con competencias en materia de investigación de las Comunidades Autónomas.
- D) El Consejo Asesor de Ciencia, Tecnología e Innovación.

**15. ¿Cuál de los siguientes organismos NO tiene la consideración de Organismo Público de Investigación (OPI) conforme al artículo 47 de la Ley 14/2011, de la Ciencia, Tecnología e Innovación?**

- A) El Instituto de Salud Carlos III (ISCIII).
- B) La Agencia Estatal Consejo Superior de Investigaciones Científicas (CSIC).



C) El Centro Nacional de Investigaciones Oncológicas (CNIO).

D) El Instituto de Astrofísica de Canarias (IAC).

**16. ¿Qué NO se definirán para un periodo plurianual en la Estrategia Española de Ciencia y Tecnología en materia de investigación científica y técnica, para alcanzar los objetivos generales establecidos en la Ley 14/2011, de Ciencia, Tecnología e Innovación?**

A) Los principios básicos, así como los objetivos generales y sus indicadores de seguimiento y evaluación de resultados.

B) Las prioridades científico-técnicas y sociales generales y los instrumentos de coordinación.

C) Los objetivos de los planes de investigación científica y técnica de la Administración General del Estado y de las Comunidades Autónomas.

D) Los presupuestos y las partidas específicas públicas.

**17. ¿Qué institutos se podrán crear según la Ley Orgánica 6/2001, de Universidades (LOU)?**

A) Institutos mixtos de investigación.

B) Institutos multidisciplinares de investigación.

C) Institutos concertados de investigación.

D) Institutos de investigación aplicada.

**18. ¿Cuáles son las instituciones europeas implicadas en la gobernanza y grupos de asesoramiento responsables de temas de política europea de investigación?**

A) El Consejo Europeo de Investigación y el Instituto Europeo de Innovación y Tecnología.

B) El Consejo Europeo de Investigación, el Consejo de Competitividad y el Comité para el Espacio Europeo de Investigación.

C) El Consejo Europeo de Investigación, el Centro Común de Investigación y el Consejo Internacional de la Ciencia.

D) Las Infraestructuras Científicas y Tecnológicas Singulares y el Lifewatch ERIC.

**19. ¿En qué tres pilares se centra Horizonte 2020, actualmente el programa marco (FP) de Investigación e Innovación de la Unión Europea?**

A) Tecnologías Futuras y Emergentes, Acción por el Clima y Ciencia con y para la Sociedad.

B) Ciencia Excelente, Liderazgo Industrial y Retos de la Sociedad.

C) Ciencia Excelente, Desarrollo Competitivo y Progreso Sostenible.

D) Innovación Abierta, Infraestructuras Tecnológicas y Retos de la Sociedad.



**20. ¿Cuáles son las áreas prioritarias del Fondo Europeo de Desarrollo Regional (FEDER), que tiene como objetivo fortalecer la cohesión socioeconómica dentro de la Unión Europea corrigiendo los desequilibrios entre sus regiones?**

- A) Competitividad; programa digital; fortalecimiento del comercio y desarrollo tecnológico.
- B) Investigación; eficiencia energética y uso de energías renovables; inclusión social y lucha contra la pobreza y educación.
- C) Innovación e investigación; programa digital; apoyo a las pequeñas y medianas empresas y economía de bajas emisiones de carbono.
- D) Empleo, Transición ecológica, impulso de las tecnologías emergentes y educación.

**21. ¿Por qué normativa se rigen los contratos relativos a la promoción, gestión y transferencia de resultados de la actividad de investigación, desarrollo e innovación, conforme establece la Ley 14/2011, de Ciencia, Tecnología e Innovación?**

- A) Por el derecho privado aplicable con carácter general, con sujeción al principio de libertad de pactos.
- B) Por la Ley de Contratos de las Administraciones Públicas 9/2017.
- C) Por la Ley 24/2015 de patentes.
- D) Por el derecho público de España sujeto a la normativa de la Unión Europea.

**22. ¿En base a qué normativa se deben justificar las subvenciones para proyectos otorgadas a través de las convocatorias de los Planes Estatales de Investigación Científica y Técnica y de Innovación del Ministerio de Ciencia e Innovación?**

- A) Conforme a la Ley General Presupuestaria 47/2003 y las bases reguladoras de la convocatoria.
- B) De acuerdo con lo establecido en la Ley 38/2003, General de Subvenciones y su reglamento, además de los procedimientos propios que establezca cada convocatoria.
- C) De acuerdo a lo establecido en la Ley 38/2003, General de Subvenciones, su reglamento y las Guías para la Justificación y Certificación de Proyectos.
- D) Cada convocatoria establece unos procedimientos propios.

**23. ¿Cuál de las siguientes opciones NO es un modelo de contrato de la Vicepresidencia Adjunta de Transferencia del Conocimiento (VATC) del CSIC?**

- A) Acuerdo de Confidencialidad.
- B) Contrato de Apoyo Tecnológico.
- C) Acuerdo de Transferencia de Material.
- D) Protocolo de Actuaciones.



**24. Según el Texto Refundido del Estatuto Básico del Empleado Público, 5/2015, ¿cuáles son las retribuciones básicas?**

- A) Las que retribuyen al funcionario según la adscripción de su cuerpo o escala a un determinado Grupo de clasificación profesional y por su antigüedad en el mismo. Dentro de ellas están los componentes de sueldo y las pagas extraordinarias.
- B) El sueldo, los trienios y los complementos por la especial dificultad técnica, el grado de interés y los servicios extraordinarios prestados.
- C) Las que retribuyen al funcionario según la adscripción de su cuerpo o escala a un determinado Subgrupo o Grupo de clasificación profesional, en el supuesto de que éste no tenga Subgrupo, y por su antigüedad en el mismo. Dentro de ellas están los componentes de sueldo y las pagas extraordinarias.
- D) Las que retribuyen al funcionario según la adscripción de su cuerpo, escala o nivel a un determinado Grupo de clasificación profesional, los trienios y sexenios.

**25. ¿A través de qué áreas funcionales se realiza la adscripción de los trabajadores en los distintos grupos profesionales, conforme establece el Real Decreto Legislativo 2/2015, por el que se aprueba el texto refundido de la Ley del Estatuto de los Trabajadores?**

- A) Gestión y Servicios Comunes y Actividades Específicas.
- B) Gestión y Servicios Comunes, Técnica y Profesional y Gestión Administrativa.
- C) Gestión y Servicios Comunes, Técnica y Profesional, Actividades Específicas y Gestión Administrativa.
- D) Gestión y Servicios Comunes, Técnica y Profesional y Actividades Específicas.

**26. Considere un amplificador cuya ganancia  $A(s)$  en el dominio de Laplace es:**

$$A(s) = 100 \frac{(s+100)}{(s+400)\left(1+\frac{s}{1200}\right)} . \text{ ¿Cuál de las siguientes opciones es CORRECTA para la}$$

**POSICIÓN DEL POLO de más alta frecuencia, PHIGH, en esa función de ganancia?**

- A) PHIGH = -100 rad/s.
- B) PHIGH = -3.14 rad/s.
- C) PHIGH = -1200 rad/s.
- D) PHIGH = 2.4 GHz.

**27. Los gradientes en las concentraciones de impurezas en un semiconductor producen un tipo de corriente llamado corrientes de difusión. ¿Cuál de las siguientes afirmaciones es CORRECTA para la magnitud de esas corrientes?**

- A) La magnitud aumenta con la temperatura.
- B) La magnitud disminuye con la temperatura.

- C) La magnitud es siempre cero a cero grados centígrados.
- D) La magnitud no depende de la temperatura.

**28. ¿Cuál de las siguientes afirmaciones es CORRECTA para un semiconductor intrínseco para el que asumimos válido un modelo de bandas de energía?**

- A) Si la temperatura del semiconductor es 0 K, la banda de conducción está llena y la banda de valencia vacía.
- B) Si la temperatura del semiconductor es 0 K, la banda de conducción está vacía y la de valencia llena.
- C) Independientemente del semiconductor, si la temperatura a la que esté el semiconductor es 100 K, las bandas de valencia y conducción están igualmente pobladas.
- D) Todos los semiconductores se vuelven superconductores cuando su temperatura alcanza los 273.15 K.

**29. ¿Cuál de las siguientes afirmaciones es INCORRECTA para la capacidad de unión de una unión pn?**

- A) La capacidad depende del área en contacto entre la parte p y la parte n de la unión.
- B) La capacidad muestra una dependencia no lineal con la diferencia de potencial eléctrico aplicado entre la parte p y la parte n de la unión.
- C) La capacidad depende de la anchura de la región de deplexión.
- D) La capacidad de la unión es cero si la unión pn está polarizada en directa.

**30. ¿Cuál de las siguientes afirmaciones es CORRECTA para el modelo de simulación usando SPICE de un diodo de unión pn?**

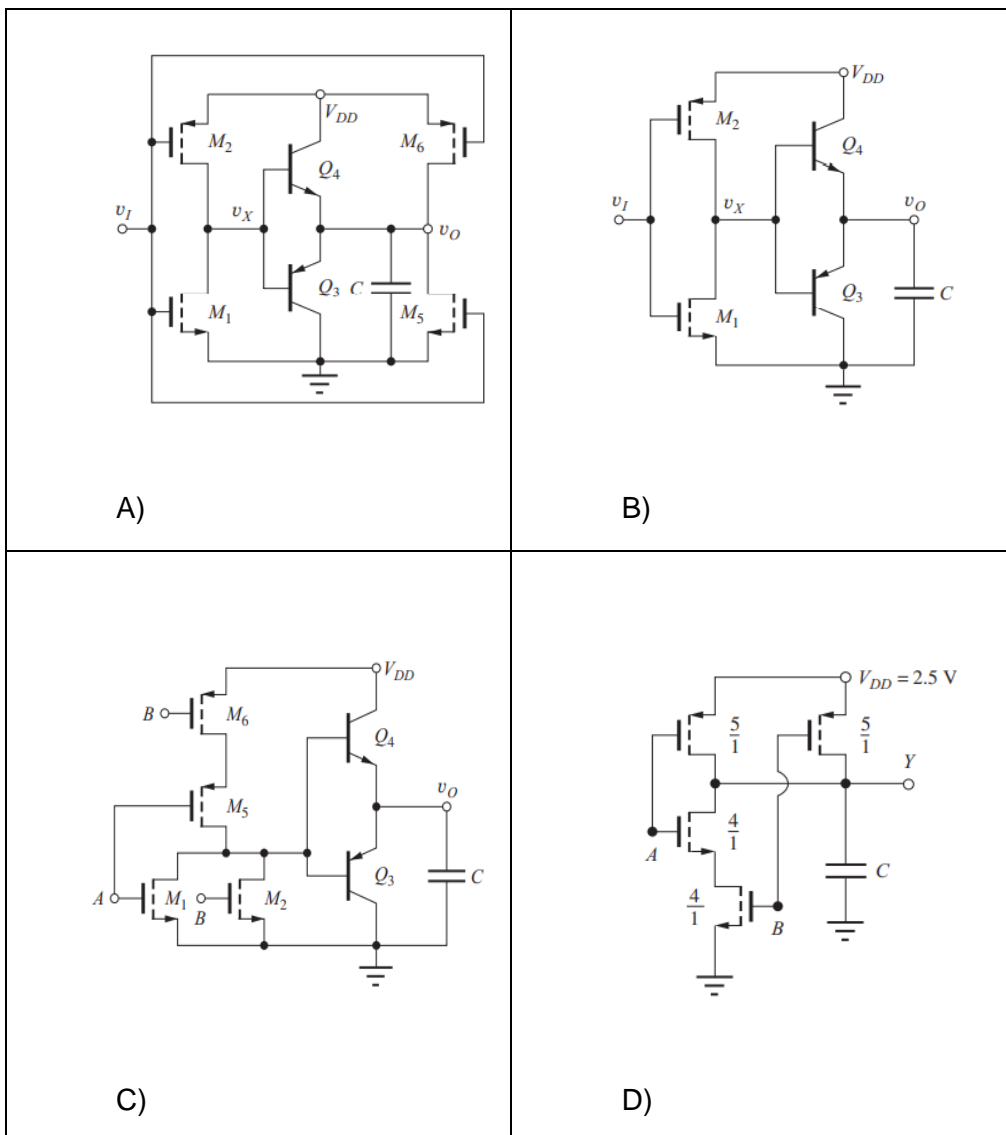
- A) Todos los modelos tienen dos terminales de entrada y tres de salida.
- B) El modelo incluye el condensador de la unión como un condensador no lineal en paralelo con la fuente de corriente que representa a la corriente a través del diodo.
- C) El modelo incluye el condensador de la unión como un condensador lineal en serie con la fuente de corriente que representa a la corriente a través del diodo.
- D) Ningún modelo SPICE para diodos de unión pn incluye condensadores.

**31. ¿Cuál de estas afirmaciones es INCORRECTA si despreciamos las capacidades de solapamiento entre el terminal de puerta y los terminales de fuente y drenador de un transistor MOS?**

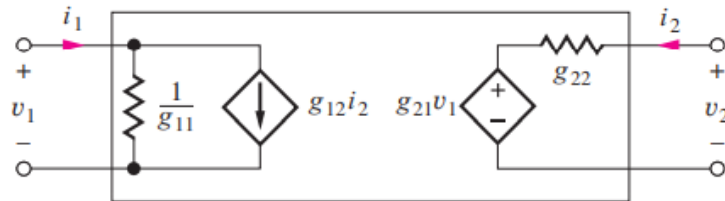
- A) La capacidad ( $C_{GS}$ ) entre terminal de puerta y terminal de fuente, es mayor cuando el transistor está polarizado en la región de saturación que cuando está polarizado en la región lineal.

- B) La capacidad ( $C_{GS}$ ) entre terminal de puerta y terminal de fuente, es menor cuando el transistor está polarizado en la región de saturación que cuando está polarizado en la región lineal.
- C) La capacidad ( $C_{GS}$ ) entre terminal de puerta y terminal de fuente es inversamente proporcional al espesor de la capa de óxido entre puerta y sustrato.
- D) La capacidad ( $C_{GS}$ ) entre terminal de puerta y terminal de fuente es directamente proporcional a la anchura del canal del transistor.

32. ¿Cuál de los circuitos cuyos esquemáticos se muestran a continuación se corresponde con el de una puerta NOR BiCMOS de dos entradas?

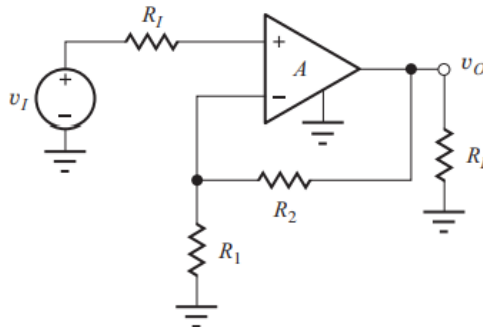


33. La figura que se muestra a continuación muestra un modelo de bipuerta para un amplificador genérico. ¿Cómo se denomina al parámetro  $g_{22}$ ?



- A) Resistencia de salida en circuito abierto.
  - B) Transconductancia equivalente a la salida.
  - C) Ganancia en tensión en circuito abierto.
  - D) Resistencia de salida en cortocircuito.
34. Ha recibido el encargo de diseñar un filtro analógico tipo Butterworth paso de baja de segundo orden con una frecuencia de corte de 100 kHz en una tecnología CMOS para la que no cuenta con la posibilidad de emplear inductores de librería. ¿Cuál de las siguientes opciones es CORRECTA?
- A) Puede diseñar el filtro usando resistencias, condensadores, y diseñando un amplificador operacional que cumpla determinadas especificaciones necesarias.
  - B) Sin inductores es imposible diseñar ese filtro.
  - C) Todas las tecnologías de fabricación ofrecen inductores en su librería de primitivas de diseño.
  - D) Puede diseñar el filtro usando resistencias, condensadores, y puertas lógicas tipo OR.
35. Ha recibido el encargo de diseñar un filtro analógico tipo Butterworth paso de alta de segundo orden con frecuencia pasante de 100 KHz en una tecnología CMOS para la que no cuenta con la posibilidad de emplear inductores de librería. ¿Cuál de las siguientes opciones es INCORRECTA?
- A) La función de transferencia en el dominio de Laplace del filtro a diseñar,  $H(s)$ , presenta un cero doble en  $s=0$ .
  - B) La función de transferencia en el dominio de Laplace del filtro a diseñar,  $H(s)$ , contiene un polinomio de segundo grado en su denominador.
  - C) La función de transferencia en el dominio de Laplace del filtro a diseñar,  $H(s)$ , presenta un polo doble en  $s=0$ .
  - D) La pendiente de la magnitud de la función de transferencia entre los 10 Hz y 100 Hz será próxima a 40dB/década.

36. ¿Cuál de estas afirmaciones es **CORRECTA** cuando se habla de circuitos de realimentación tipo serie-paralelo alrededor de un amplificador de tensión como el de la figura que se muestra?



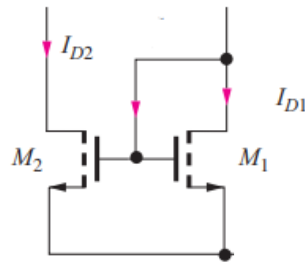
- A) La resistencia de salida del amplificador debe ser lo más alta posible para poder atacar cargas resistivas sin problema.
- B) La ganancia en DC del amplificador debe ser lo más baja posible para que al aplicar realimentación negativa se cumpla sin problema el principio de tierra virtual.
- C) La tensión de offset equivalente a la entrada del amplificador no es un factor que pueda verse reducido mediante técnicas adecuadas de diseño eléctrico y técnicas de layout.
- D) La resistencia de salida del amplificador debe ser lo más baja posible para poder atacar cargas resistivas  $R_L$  sin problema.
37. ¿Cuál de las siguientes es una aplicación típica de circuito fuertemente no-lineal empleando amplificadores operacionales de tensión?

- A) Oscilador armónico.
- B) Filtro elíptico analógico.
- C) Amplificador de instrumentación.
- D) Comparador con histéresis.

38. ¿Cuál de las siguientes afirmaciones es **CORRECTA** para una fuente de corriente tipo cascode?

- A) A grandes rasgos, el uso de un transistor cascode, correctamente diseñado, servirá para aumentar la resistencia de salida equivalente de la fuente.
- B) A grandes rasgos, el uso de un transistor cascode, correctamente diseñado, servirá para disminuir la resistencia de salida equivalente de la fuente.
- C) En general, para cualquier fuente de corriente, cuánto más baja sea su resistencia de salida, mejor será el funcionamiento de la misma atacando cargas resistivas.
- D) Las fuentes de corriente cascode no pueden diseñarse correctamente en tecnologías de fabricación de circuitos integrados que operen con tensiones de alimentación de 3.3V.

39. ¿Cuál de estas opciones es CORRECTA a la hora de definir aproximadamente el valor de la resistencia de entrada de un espejo de corriente simple como el de la figura?

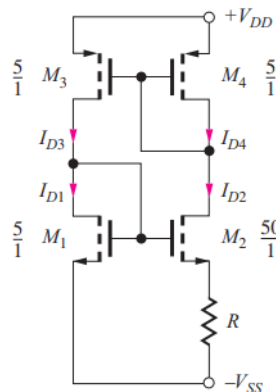


- A) Todos los espejos de corriente que usan transistores MOS tienen resistencia de entrada infinita debido a la conexión drenador - puerta.
- B) La resistencia de entrada viene definida únicamente por la razón de aspectos entre M1 y M2.
- C) La resistencia de entrada es aproximadamente igual a la inversa de la transconductancia del transistor M2 ( $1/g_{m2}$ ).
- D) La resistencia de entrada es aproximadamente igual a la inversa de la suma de transconductancia y conductancia de salida del transistor M1 ( $1/(g_{m1}+g_{ds1})$ ).

40. ¿Qué es un simulador de comportamiento o “behavioral simulator”?

- A) Un simulador que proporciona las dimensiones de los transistores que forman un circuito integrado.
- B) Una herramienta CAD que permite simular un circuito en un nivel de abstracción, normalmente superior al nivel eléctrico del dispositivo
- C) Un lenguaje de descripción de hardware que se emplea únicamente en la fase final del diseño de un circuito integrado.
- D) Un programa de ordenador que se utiliza para el diseño de un circuito integrado únicamente en la fase inicial de la concepción del mismo.

41. ¿Cuál de estas afirmaciones es **CORRECTA** para el circuito que se muestra a continuación?



- A) La resistencia R se añade para acoplar el ruido electrónico en la tensión de alimentación VDD a la tensión de puerta del transistor M4 y desacoplarlo de la puerta de M1.
- B) La resistencia R no tiene ninguna influencia en el funcionamiento en régimen de corriente continua del circuito y solo afecta a la respuesta temporal del mismo.
- C) Esta fuente genera corrientes a través del transistor M1 que, en primera aproximación, solo dependen de la resistencia R y la razón de los aspectos entre los transistores M1 y M2.
- D) Es un circuito que suele usarse como protección frente a sobretensión en PADS analógicos bidireccionales.

42. ¿Qué es Verilog-A?

- A) Es una herramienta CAD que permite describir el comportamiento de un circuito analógico para su simulación únicamente en el entorno de MATLAB.
- B) Es una herramienta CAD que sirve para modelar y simular un circuito analógico en un simulador eléctrico con un nivel de abstracción que puede ser superior al del transistor.
- C) Procesar los resultados obtenidos en una simulación eléctrica.
- D) Generar de forma automática el layout de un circuito integrado a partir de su topología.

43. ¿Qué es la tecnología Silicon Gate Technology (SGT)?

- A) Es una tecnología que permitió interconectar transistores con anterioridad al desarrollo de la tecnología planar.
- B) Es un proceso de fabricación desarrollado por Intel para fabricar transistores MOSFET con un dieléctrico diferente al dióxido de silicio.
- C) Es una tecnología que fue empleada por Intel para diseñar el microprocesador 4004.
- D) Es una técnica de fabricación empleada habitualmente en tecnologías bipolares.

**44. ¿Quién fue el diseñador principal del chip microprocesador Intel 4004, cuyas iniciales aparecen grabadas con pistas de metal en dicho chip?**

- A) Gordon Moore.
- B) Federico Faggin.
- C) Robert Noyce.
- D) Andrew Grove.

**45. ¿Para qué se utilizó el dióxido de hafnio en lugar del dióxido de silicio en el transistor MOSFET?**

- A) Para aumentar la carga eléctrica almacenada en el condensador MOSFET para un espesor dado de la capa de óxido empleada para la fabricación del transistor.
- B) Para disminuir la carga eléctrica almacenada en el canal del transistor MOSFET para un espesor dado de su capa de óxido.
- C) Para favorecer el efecto túnel de los portadores de carga del canal en la interfaz entre el canal y la puerta del transistor MOSFET.
- D) Para aumentar la conductividad del sustrato.

**46. ¿Para qué fin se utiliza en la tecnología CMOS el proceso de siliciuro autoalineado “self-aligned silicide” (también denominado en inglés “salicide”)?**

- A) Para reducir la movilidad de portadores en el silicio policristalino.
- B) Para permitir un mayor espesor de la capa de láminas metálicas para construir la puerta del transistor MOSFET.
- C) Para reducir la resistividad de regiones activas del transistor MOSFET y de silicio policristalino.
- D) Para aumentar el nivel de dopado de las regiones de difusión del transistor MOSFET.





**47. Si en una llave CMOS que está encendida (“ON”), se aumenta de igual modo la relación entre la anchura y la longitud del canal de los transistores pMOS y nMOS que la forman: ¿Qué efectos se producirán en el comportamiento eléctrico de la llave?**

- A) Aumenta la resistencia en ON y la capacidad parásita de puerta de la llave.
- B) Se reduce la resistencia en ON y la capacidad parásita de puerta de la llave.
- C) Se reduce la resistencia en ON y aumenta la capacidad parásita de la llave.
- D) Se reducen tanto la resistencia en ON y como la capacidad parásita de la llave.

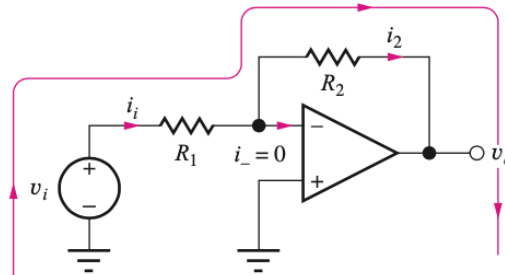
**48. Suponga un amplificador diferencial MOSFET en el que solo existe un desapareamiento (“mismatch”) entre los dos transistores del par diferencial de su entrada. Si se aplica una señal senoidal como estímulo en la entrada del amplificador ¿Qué componentes tiene la señal de salida?**

- A) La señal de salida contendrá solamente distorsión armónica de orden par.
- B) La señal de salida contendrá solamente distorsión armónica de orden impar.
- C) La señal de salida contendrá componente en DC (“offset”), distorsión armónica de orden par e impar.
- D) La señal de salida contendrá solamente componente en DC.

**49. Considere el modelo en pequeña señal de un transistor MOSFET: ¿De qué depende la transconductancia de su puerta trasera (“back-gate transconductance”)  $g_{mb}$ ?**

- A) Depende inversamente de la intensidad de corriente de drenador a fuente.
- B) Depende inversamente de la tensión umbral del transistor.
- C) Depende directamente de la tensión umbral del transistor.
- D) Depende directamente de la intensidad de corriente de drenador a fuente.

50. Considere un amplificador operacional en configuración inversora como el que se muestra en la figura. ¿Qué condición ha de cumplirse para que se pueda considerar que el terminal de entrada negativo (etiquetado como “-“ en la figura) es una tierra virtual?



- A) Que la resistencia  $R_1$  sea igual a la resistencia  $R_2$ .
- B) Que la resistencia  $R_2$  sea mucho mayor que  $R_1$ .
- C) Que la resistencia  $R_1$  sea mucho mayor que  $R_2$ .
- D) Que la señal de entrada tenga uno de sus terminales conectados a tierra.

51. Los chips microprocesadores más recientes se fabrican en una tecnología que permite construir transistores MOSFET con una longitud de canal de 5nm. ¿Cuántos átomos de silicio habrá en un canal de esas dimensiones?

- A) 15 átomos.
- B) 13 átomos.
- C) 10 átomos.
- D) 8 átomos.

52. ¿Para qué se utiliza el proceso de fabricación Shallow Trench Isolation (STI)?

- A) Para dificultar la posible formación de un canal entre las regiones de difusión de dos transistores próximos y la capa de óxido de campo que los separa.
- B) Para definir los límites de las regiones de difusión que forman un transistor MOSFET.
- C) Para determinar las regiones en las que se incluyen pozos de tipo n (“n-Well”).
- D) Para mejorar el pulido de la capa de dieléctrico que forma parte de la estructura del transistor MOSFET.

53. ¿Cuántas capas debe definir explícitamente un diseñador en el layout de un circuito integrado?

- A) Todas y cada una de las capas de los materiales necesarios para fabricar un chip.

- B) Únicamente el número mínimo de capas necesarias para fabricar un chip, pudiendo ocurrir que la herramienta de diseño genere de manera automática las geometrías de algunas capas a partir de las ya definidas por el diseñador.
- C) Únicamente las capas que definen las interconexiones metálicas.
- D) Únicamente las capas correspondientes a interconexiones metálicas y regiones de difusión.

**54. ¿Qué son los elementos “dummy” en el layout de un chip?**

- A) Las partes del circuito que son generadas de forma accidental como consecuencia del proceso de fabricación.
- B) Los componentes de un circuito que se añaden a los incluidos en el esquemático del mismo para mejorar una determinada prestación del mismo.
- C) Las partes del chip que son añadidas por el fabricante para aumentar la cantidad de un metal determinado por unidad de área.
- D) Los componentes redundantes y/o sin efecto en el funcionamiento nominal de un circuito que permiten reducir el efecto de las asimetrías producidas como consecuencia del desalineamiento de las máscaras.

**55. ¿Qué es un kit de diseño o PDK (de “Process Design Kit”)?**

- A) Un conjunto de programas de ordenador para automatizar el diseño y testado de un chip.
- B) Una herramienta de software para asistir únicamente en el diseño eléctrico de circuitos integrados.
- C) Un conjunto de archivos utilizados en la industria de los semiconductores para modelar un proceso de fabricación y ser utilizados en herramientas de diseño asistido por ordenador para diseñar un circuito integrado.
- D) Un conjunto de reglas para la realización del layout de un circuito integrado.

**56. Si la salida en una puerta NOR de dos entradas, A y B, tiene valor lógico alto (‘1’) ¿cuál es el valor de las entradas?**

- A) A=1 y B=0.
- B) A=0 y B=1.
- C) A=0 y B=0.
- D) A=1 y B=1.

**57. ¿De qué manera se generan los valores lógicos altos (‘1’) en la salida de circuitos lógicos CMOS estáticos convencionales?**

- A) Mediante una red de transistores pMOS que conecta el nudo de salida a la tensión de masa (GND).

- B) Mediante una red de transistores pMOS que conecta el nudo de salida a la tensión de polarización (VDD).
- C) Mediante una red de transistores nMOS que conecta el nudo de salida a la tensión de masa (GND).
- D) Mediante una red de transistores nMOS que conecta el nudo de salida a la tensión de polarización (VDD).

**58. ¿Cuál es el parámetro para cuantificar la rapidez de una puerta lógica en responder a una entrada?**

- A) La latencia.
- B) El tiempo de propagación.
- C) El consumo.
- D) El área.

**59. Para la lógica dinámica CMOS ¿Cuál de estas afirmaciones es CORRECTA?**

- A) Tiene fase de precarga y evaluación.
- B) Solo tiene fase de descarga.
- C) Solo tiene fase de precarga.
- D) Tiene fase de carga y descarga.

**60. En una cadena de buffers ¿qué parámetro determina el tiempo de propagación?**

- A) La carga capacitiva.
- B) El número de capas de metal que ofrezca la tecnología.
- C) El número de bits.
- D) El reloj.

**61. ¿Cuál de estas afirmaciones es INCORRECTA cuando se habla de *latchup* en tecnología CMOS?**

- A) Se forma un circuito bipolar parásito formado por las polarizaciones y terminales de alimentación de un transistor nMOS y otro pMOS.
- B) En función de los valores de las resistencias internas se puede generar una corriente elevada entre los dos nodos de alimentación del dispositivo.
- C) Cuantos más contactos y más próximos a los dispositivos, más fácil es que se produzca.
- D) Substratos con dopajes muy elevados y baja resistividad hacen más difícil que se produzca.



**62. ¿Cuál de las siguientes memorias semiconductoras es no volátil?**

- A) La memoria RAM.
- B) La memoria ROM.
- C) La memoria SRAM.
- D) La memoria DRAM.

**63. ¿Cuál es el número mínimo de transistores, incluidos los de acceso, en la celda de memoria estática SRAM completa?**

- A) 4 transistores.
- B) 5 transistores.
- C) 6 transistores.
- D) 7 transistores.

**64. ¿Cuál de estas afirmaciones es CORRECTA cuando se habla de memoria RAM dinámica?**

- A) La información lógica tiene validez durante un tiempo limitado.
- B) La información lógica tiene validez durante un tiempo ilimitado
- C) La información lógica se guarda en forma de corriente.
- D) La información lógica se guarda almacenada en una resistencia.

**65. ¿En qué tipo de memorías se emplea el circuito «Boosted Wordline»?**

- A) SRAM.
- B) DRAM.
- C) ROM.
- D) PROM.

**66. ¿Con cuál de los siguientes grupos de elementos NO puede realizarse un decodificador de direcciones para una memoria?**

- A) NOR.
- B) NAND.
- C) Transistores de paso.
- D) Buffers.



**67. ¿Cuál de las siguientes afirmaciones es INCORRECTA?**

- A) La memoria ROM es de sólo lectura.
- B) La memoria EPROM puede ser reescrita con una información diferente.
- C) En la memoria EEPROM es posible el borrado y la escritura eléctricamente.
- D) En la memoria flash no es posible el borrado.

**68. ¿Cuál de los siguientes grupos de elementos NO puede emplearse para construir un latch?**

- A) NOR.
- B) NAND.
- C) Puertas de transmisión e inversores.
- D) XOR.

**69. Le piden diseñar un flip-flop tipo D maestro-esclavo (master-slave), ¿cuál de estas opciones es la CORRECTA para implementarlo?**

- A) Emplear 2 latches tipo D operando en fases opuestas de reloj.
- B) Emplear 4 inversores y 2 puertas de transmisión.
- C) Emplear 2 inversores y 4 puertas de transmisión.
- D) Emplear 2 latches tipo D operando en la misma fase de reloj.

**70. Si la salida en una puerta NAND de dos entradas, A y B, tiene valor lógico alto ('1'), ¿cuál NO es el valor de las entradas?**

- A) A=1 y B=0.
- B) A=0 y B=1.
- C) A=0 y B=0.
- D) A=1 y B=1.

**71. ¿Cuál de las siguientes afirmaciones es CORRECTA para los valores de los componentes pasivos y de los parámetros de dispositivos semiconductores en circuitos integrados?**

- A) No varían con la temperatura.
- B) Son independientes de la edad o el tiempo de funcionamiento del circuito.
- C) Presentan variaciones respecto a sus valores nominales.

D) No presentan variaciones estadísticas.

**72. ¿Cuál de las siguientes afirmaciones es INCORRECTA para el análisis de circuitos por la variabilidad de sus componentes?**

- A) El diseño de un circuito basado en análisis de peor caso suele conducir a su sobredimensionado.
- B) Las prestaciones de un circuito varían más en un análisis de mismatch de Monte Carlo que en un análisis de peor caso.
- C) El análisis de mismatch de Monte Carlo usa valores seleccionados aleatoriamente para los parámetros de los elementos de circuito de acuerdo a sus distribuciones estadísticas.
- D) El análisis de mismatch de Monte Carlo permite garantizar las prestaciones de un circuito para un determinado rendimiento o yield.

**73. Si en un determinado proceso de integración la resistencia por cuadrado del poly es de  $15\Omega/\text{sq}$  y los coeficientes de temperatura son  $TC1=+2000\text{ppm}/^\circ\text{C}=+0.2\%/^\circ\text{C}$  y  $TC2=0$ , ¿cuál de las siguientes afirmaciones es INCORRECTA?**

- A) Un resistor de 4 cuadrados presentará una resistencia de  $60\Omega$  a temperatura  $T=25^\circ\text{C}$ .
- B) Un resistor de 4 cuadrados presentará una resistencia de  $69\Omega$  a temperatura  $T=100^\circ\text{C}$ .
- C) Un resistor de 10 cuadrados presentará una resistencia de  $150\Omega$  a temperatura  $T=25^\circ\text{C}$ .
- D) Un resistor de 10 cuadrados presentará una resistencia de  $140\Omega$  a temperatura  $T=100^\circ\text{C}$ .

**74. ¿Cuál de las siguientes afirmaciones es INCORRECTA para la movilidad de portadores en el silicio dopado?**

- A) La movilidad de los electrones es mayor que la de los huecos.
- B) La movilidad de los portadores disminuye con la concentración de impurezas.
- C) La movilidad de los portadores varía con la temperatura.
- D) La movilidad de los electrones es menor que la de los huecos.

**75. ¿Cuál de las siguientes afirmaciones es CORRECTA para la resistividad y la conductividad en un semiconductor dopado?**

- A) La conductividad en un material tipo p es directamente proporcional a la movilidad de huecos.
- B) La conductividad del material aumenta con la concentración de portadores minoritarios.
- C) La conductividad en un material tipo n es inversamente proporcional a la movilidad de electrones.
- D) La resistividad de un material tipo p aumenta con la concentración de impurezas aceptoras.

**76. ¿Cuál de las siguientes afirmaciones es INCORRECTA para la ecuación que modela matemáticamente el comportamiento de un diodo?**

- A) La intensidad de saturación inversa  $I_S$  está en el rango entre  $10^{-8}A$  y  $10^{-16}A$ .
- B) El coeficiente de emisión  $n$  suele tomar valores entre 1 y 2.
- C) A temperatura ambiente la tensión en el diodo aumenta 1V aproximadamente al aumentar la corriente de 1mA a 10mA.
- D) La intensidad de saturación inversa  $I_S$  varía con la temperatura, la geometría y la composición del diodo.

**77. ¿Cuál de las siguientes afirmaciones es INCORRECTA para una estructura Metal-Óxido-Semiconductor (MOS)?**

- A) La estructura MOS presenta una capacidad que varía de forma no lineal con la tensión entre sus terminales.
- B) La capacidad del óxido por unidad de área ( $C'_{ox}$ ) es directamente proporcional al espesor del óxido fino de la estructura MOS.
- C) El terminal de puerta (G) en una estructura MOS suele estar formado por una capa de silicio policristalino altamente dopado.
- D) La capacidad de una estructura MOS depende de la capacidad en la región de deplexión.

**78. ¿Cuál de las siguientes afirmaciones es INCORRECTA para un amplificador operacional ideal?**

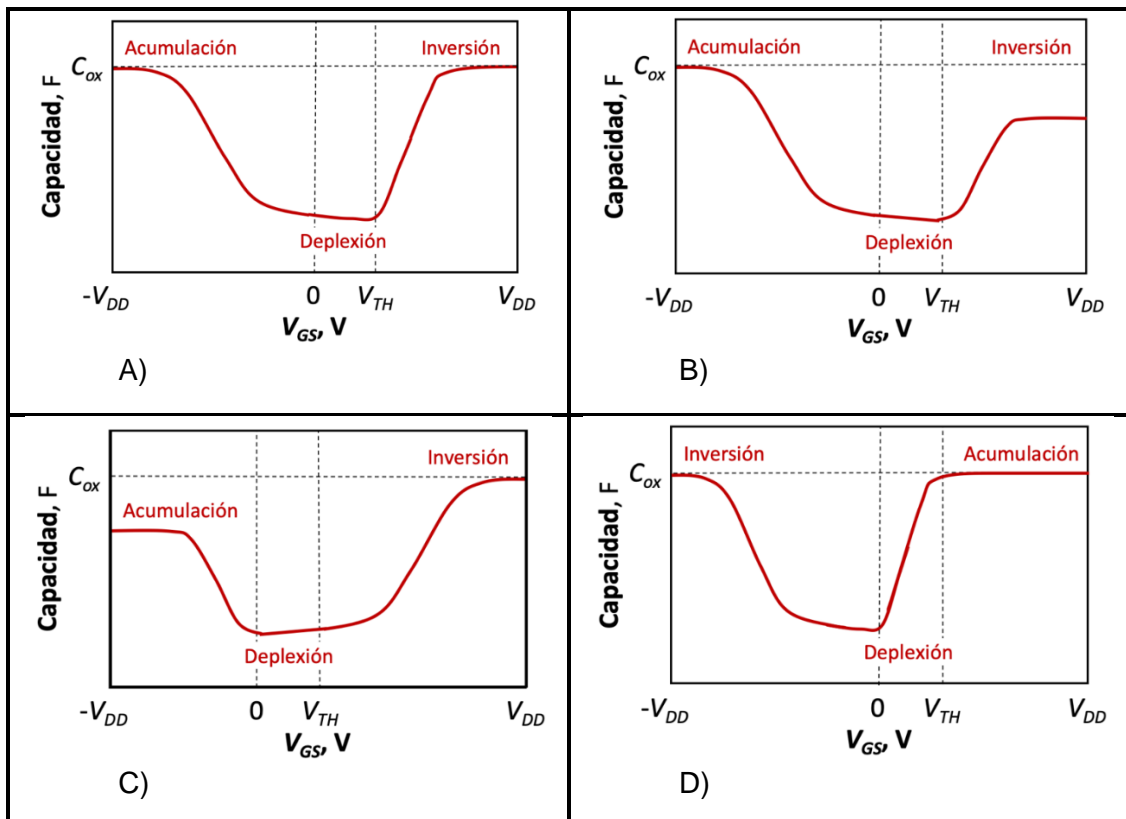
- A) Tiene resistencia de entrada infinita.
- B) Tiene resistencia de salida cero.
- C) Tiene ganancia en tensión infinita.
- D) Tiene corriente de salida cero.

**79. ¿Cuál de las siguientes afirmaciones es CORRECTA para el modelo en pequeña señal de un diodo?**

- A) Contiene una fuente de corriente controlada por tensión.
- B) Su conductancia es cero si la corriente en DC es cero.
- C) Su conductancia es inversamente proporcional a la corriente en DC.
- D) Su conductancia varía con la temperatura.



80. ¿Cuál de las siguientes características es CORRECTA para la variación cualitativa a baja frecuencia de la capacidad en una estructura nMOS con la tensión de puerta?



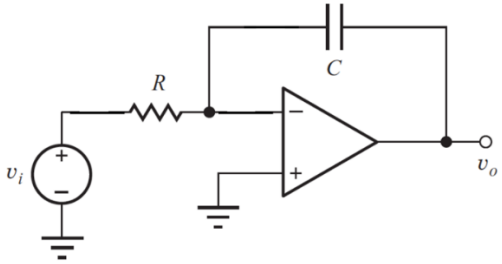
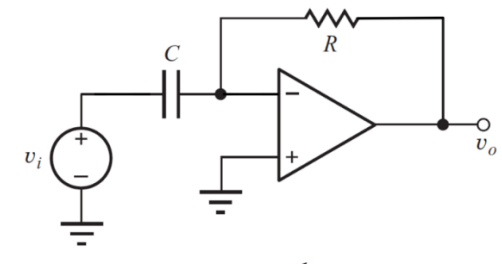
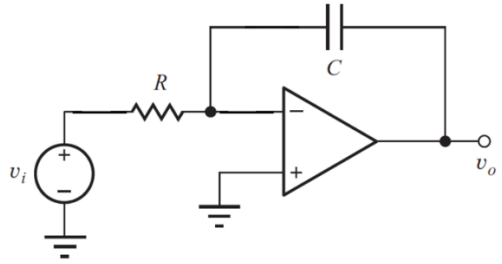
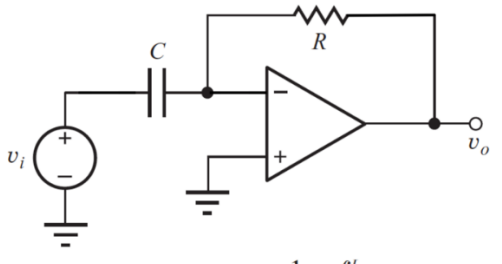
81. En el análisis de circuitos con amplificadores operacionales ideales en aplicaciones lineales, ¿cuál de las siguientes afirmaciones es INCORRECTA?

- A) La tensión diferencial de entrada es cero.
- B) Las corrientes de entrada son infinitas.
- C) La corriente de salida no está limitada.
- D) El ancho de banda es infinito.

82. ¿Cuál de las siguientes afirmaciones es INCORRECTA para un amplificador de instrumentación?

- A) Utiliza dos amplificadores inversores en la etapa de entrada.
- B) Está formado por tres amplificadores operacionales con realimentación resistiva.
- C) Presenta una resistencia de entrada idealmente infinita.
- D) Utiliza un amplificador diferencial en la etapa de salida.

**83. Asumiendo que los amplificadores operacionales son ideales, ¿cuál de los siguientes circuitos se ha analizado CORRECTAMENTE?**

 <p style="text-align: center;"><math>v_o = -RC \frac{dv_i}{dt}</math></p> <p style="text-align: center;">A)</p>	 <p style="text-align: center;"><math>v_o = RC \frac{dv_i}{dt}</math></p> <p style="text-align: center;">B)</p>
 <p style="text-align: center;"><math>v_o(t) = v_o(o) - \frac{1}{RC} \int_o^t v_i(\tau) d\tau</math></p> <p style="text-align: center;">C)</p>	 <p style="text-align: center;"><math>v_o(t) = v_o(o) - \frac{1}{RC} \int_o^t v_i(\tau) d\tau</math></p> <p style="text-align: center;">D)</p>

**84. ¿Cuál de las siguientes afirmaciones es CORRECTA en el chequeo de las reglas de diseño (DRC) de un circuito integrado?**

- A) El grid o retícula del proceso no es significativo en el DRC.
- B) Las reglas de antena están relacionadas con la acumulación de carga electrostática durante el proceso de fabricación.
- C) La densidad de metales no tiene importancia en las reglas de DFM (Design for Manufacturability).
- D) El cumplimiento de las reglas de reliability o fiabilidad no afecta el yield o rendimiento del circuito.

**85. En la verificación del diseño físico de un circuito integrado, ¿cuál de las siguientes afirmaciones es INCORRECTA?**

- A) El manual de reglas de diseño (DRM) de una tecnología suele ser un documento muy extenso.
- B) Para dar por correcto un LVS (Layout Vs. Schematic) deben estar solucionados todos los problemas relacionados con las conexiones de alimentaciones y sustrato.

C) Si un diseño físico pasa el LVS (Layout Vs. Schematic) está garantizado el cumplimiento de las especificaciones del circuito.

D) Las reglas de electromigración deben chequearse como parte del proceso de verificación.

**86. En la función de transferencia estática del inversor CMOS, ¿qué valor define el máximo valor de la tensión de entrada que corresponde con un valor de salida de '1' lógico?**

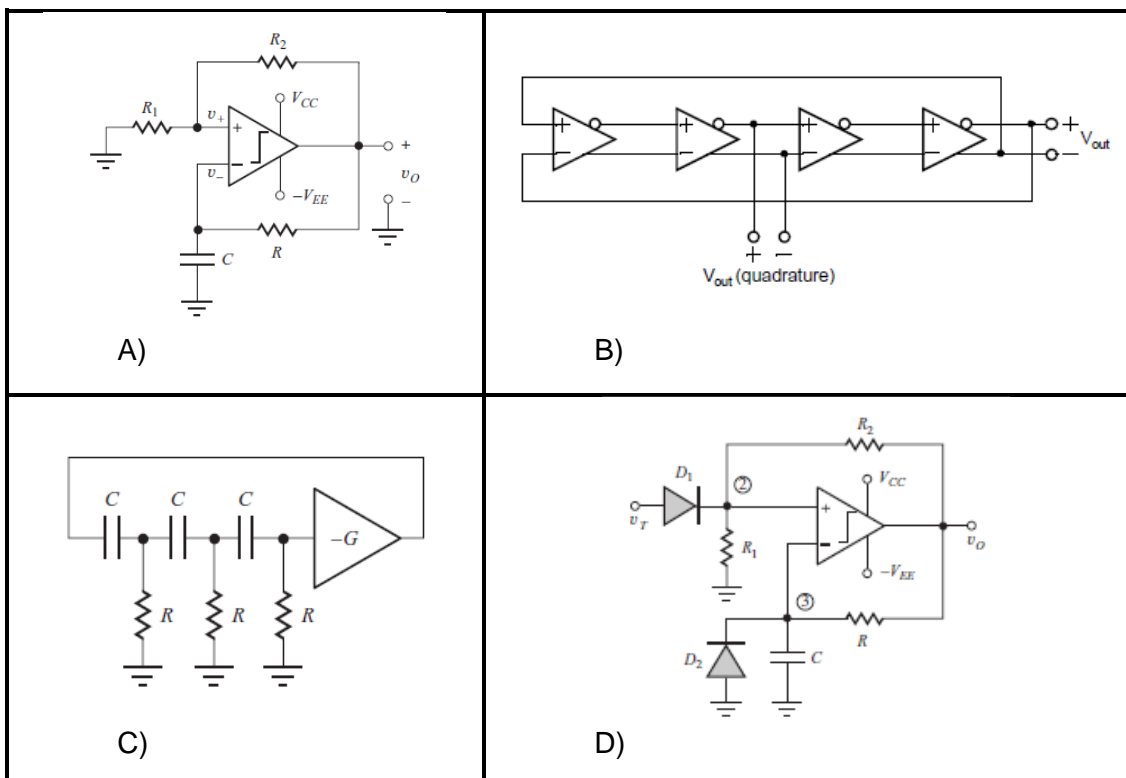
A) La tensión de ganancia unitaria.

B) La tensión umbral del transistor nMOS.

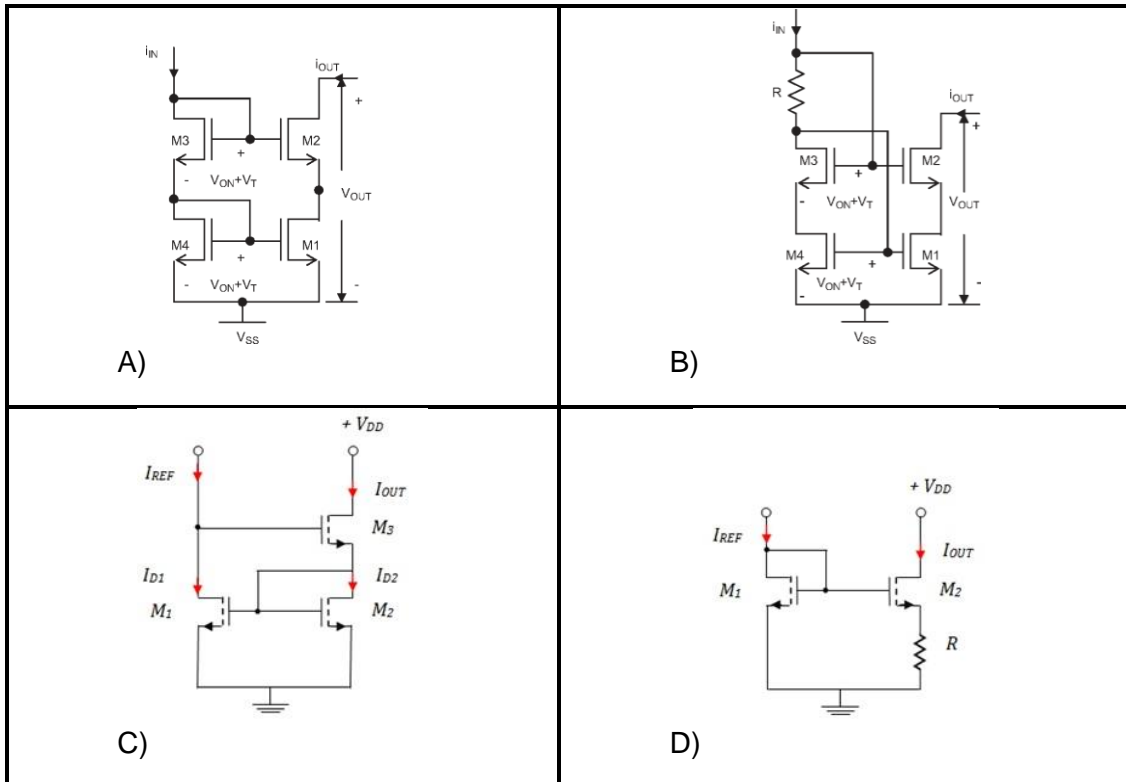
C) La tensión umbral del transistor pMOS.

D) El menor valor de la entrada para el que la función de transferencia ( $\frac{dV_{out}}{dV_{in}}$ ) es igual a -1.

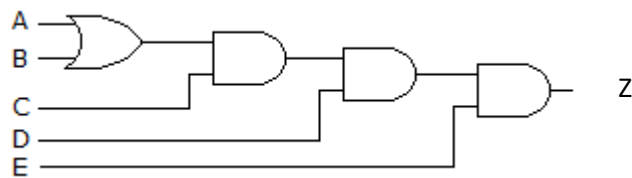
**87. ¿Cuál de los siguientes esquemáticos corresponde a un multivibrador astable?**



88. ¿Cuál de los siguientes esquemas de espejo de corriente corresponde a un espejo cascode plegado?



89. ¿Cuál es la expresión booleana del circuito digital de la figura que se muestra a continuación?



- A)  $Z = C(A + B)DE$
- B)  $Z = [C(A + B)D + \overline{E}]$
- C)  $Z = [[C(A + B)D]\overline{E}]$
- D)  $Z = ABCDE$

**90. Suponiendo un circuito integrado compuesto únicamente por inversores CMOS y suponiendo la misma carga a la salida y la misma frecuencia de trabajo, ¿cuánto disminuye aproximadamente la potencia consumida en las transiciones si se reduce la tensión de alimentación un 10%?**

- A) 10%
- B) 6%
- C) 15%
- D) 19%

**91. Para computar el consumo estático de potencia de un circuito digital CMOS, ¿qué factores debemos considerar?**

- A) Únicamente la conducción de los transistores en la región subumbral.
- B) Solo corrientes de fuga asociadas a las uniones polarizadas en inversa.
- C) Corriente de conducción de los transistores en la región subumbral y corrientes de fuga asociadas a las uniones polarizadas en inversa.
- D) Corrientes de fuga asociadas a las uniones polarizadas en subumbral.

**92. Si migramos de una tecnología cuya tensión nominal de polarización es de 5V a una que es de 3.3V, ¿en qué factor disminuimos aproximadamente el producto potencia-retraso?**

- A) 2.5
- B) 3.3
- C) 2
- D)  $\sqrt{2}$

**93. ¿Cuál es la diferencia fundamental entre los osciloscopios de memoria digital (DSO) y los osciloscopios de fósforo digital (DPO)?**

- A) Que el DSO tiene un mayor ancho de banda.
- B) Que el DPO captura tres dimensiones de información de la forma de onda en tiempo real.
- C) Que el DSO tiene una pantalla en color.
- D) Que el DSO captura más detalles de la señal.

**94. De los siguientes tipos de espejos de corriente CMOS, ¿cuál tiene mayor resistencia de salida?**

- A) Espejo Wilson.
- B) Espejo cascode.
- C) Espejo de Widlar.
- D) Espejo cascode regulado.

**95. En un circuito integrado queremos dividir por 2 la tensión de alimentación de 5V. Consideramos dos opciones; realizar el divisor con resistores o hacerlo con transistores CMOS de longitud mínima. Si por ambos circulara la misma intensidad (10uA), ¿qué ventaja tendría realizar el divisor de tensión con transistores CMOS frente a realizarlo con resistores?**

- A) Ninguna.
- B) Menor área.
- C) Menor área y menor consumo de potencia.
- D) Menor consumo de potencia.

**96. ¿Cuál es el principio que usa un generador de función basado en síntesis directa digital?**

- A) Usa un oscilador de cristal de muy alta frecuencia, dividiendo la frecuencia posteriormente y usando un filtro paso de baja.
- B) Usa un lazo digital enganchado por fase.
- C) La señal es construida en el dominio digital, produciendo la señal con un convertidor digital analógico y usando posteriormente un filtro paso baja.
- D) Usa un oscilador lineal de baja frecuencia, multiplicando la frecuencia con un lazo enganchado por fase y usando posteriormente un filtro paso baja.

**97. ¿Cuál de los siguientes operadores booleanos es un conjunto funcionalmente completo?**

- A) NAND.
- B) OR.
- C) AND.
- D) XOR.



**98. ¿En cuál de las siguientes tecnologías será menos sensible al latch-up un inversor CMOS de esquemático y layout estándar?**

- A) CMOS estándar.
- B) Bi-CMOS.
- C) "Shallow Trench Isolation".
- D) "Silicon on Sapphire".

**99. En una oblea multiproyecto (Multi Project Wafer), ¿cuál de estas afirmaciones es INCORRECTA?**

- A) Es útil para probar nuevos conceptos de circuitos y bloques de propiedad intelectual (IPs).
- B) Es útil para probar celdas estándar (standard cells) pero no es útil para probar pads de entrada salida.
- C) Se reduce notablemente el precio de las máscaras.
- D) Se puede usar para obtener bajo volumen de muestras para uso final.

**100. En un analizador de espectro superheterodino, ¿qué se controla mediante el 'span' de la medida?**

- A) El nivel de la señal de entrada para ser mostrada completamente en pantalla.
- B) La anchura del espectro de frecuencia controlando el rango en el que fluctúa el oscilador local.
- C) La velocidad de muestreo.
- D) La distancia entre dos picos de señal adyacentes.